

Express Mail Label No.EL631546883US
PATENT
36856.390

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Masaya WAJIMA et al.

Serial No.: Currently unknown

Filing Date: Concurrently herewith

**For: PIEZOELECTRIC RESONATOR AND
PIEZOELECTRIC OSCILLATOR**

Handwritten signature: Christopher A. Bennett

JC618 U.S. PTO

09/740913



TRANSMITTAL OF PRIORITY DOCUMENTS

ASSISTANT COMMISSIONER FOR PATENTS
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of each of Japanese Patent Application No. 11-
361546 filed **December 20, 1999**, from which priority is claimed under 35 U.S.C. 119 and Rule
55b. Acknowledgement of the priority document is respectfully requested to ensure that the
subject information appears on the printed patent.

Respectfully submitted,

Date: December 20, 2000

Handwritten signature: Christopher A. Bennett

Christopher A. Bennett
Attorney for Applicant(s)
Reg. No. 46,710

KEATING & BENNETT LLP
10400 Eaton Place, Suite 312
Fairfax, VA 22030
(703) 385-5200

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

JC618 U.S. PTO
09/740913
12/20/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 1 9 9 9 年 1 2 月 2 0 日

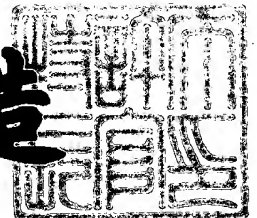
出 願 番 号
Application Number: 平成 1 1 年 特 許 願 第 3 6 1 5 4 6 号

出 願 人
Applicant (s): 株式会社村田製作所

2 0 0 0 年 1 0 月 6 日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特 2 0 0 0 - 3 0 8 1 7 1 1

【書類名】 特許願

【整理番号】 DP990201

【提出日】 平成11年12月20日

【あて先】 特許庁長官殿

【国際特許分類】 H03H 9/02

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内

 【氏名】 輪島 正哉

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内

 【氏名】 小谷 謙一

【特許出願人】

 【識別番号】 000006231

 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号

 【氏名又は名称】 株式会社 村田製作所

【代理人】

 【識別番号】 100086597

 【弁理士】

 【氏名又は名称】 宮▼崎▲ 主税

【手数料の表示】

 【予納台帳番号】 004776

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 圧電共振子及び圧電発振子

【特許請求の範囲】

【請求項 1】 圧電共振素子と、

前記圧電共振素子の上下に積層された第 1, 第 2 の外装基板とを備え、

第 1, 第 2 の外装基板が少なくとも一層の内部電極を有する多層基板であることを特徴とする、圧電共振子。

【請求項 2】 前記第 1, 第 2 の外装基板が、基板材料層を介して配置された第 1, 第 2 の内部電極をそれぞれ有し、該外装基板においてコンデンサが構成されている、請求項 1 に記載の圧電共振子。

【請求項 3】 第 1, 第 2 の外装基板が、同一高さ位置に形成された一对の第 1, 第 2 の内部電極と、

第 1, 第 2 の内部電極と基板材料層を介して配置された第 3 の内部電極とを有し、第 1, 第 3 の内部電極間及び第 2, 第 3 の内部電極間にそれぞれコンデンサが構成されている、請求項 1 に記載の圧電共振子。

【請求項 4】 前記第 1, 第 2 の外装基板の各第 1 の内部電極がそれぞれ第 1, 第 2 の電位に、第 1, 第 2 の外装基板の各第 2 の電極がアース電位に接続されている、請求項 2 に記載の圧電共振子。

【請求項 5】 前記第 1, 第 2 の外装基板が、液相焼結する第 1 の基板材料層と、第 1 のセラミック材料層の焼成温度では焼成しない第 2 の基板材料層とを有する、請求項 1 ～ 4 のいずれかに記載の圧電共振子。

【請求項 6】 板状の圧電共振素子と、

前記圧電共振素子の上下に積層されており、圧電共振素子に接続される三端子型のコンデンサを構成する第 1, 第 2 の外装基板とを備える負荷容量内蔵型の圧電発振子であって、

前記第 1, 第 2 の外装基板が、少なくとも一層の内部電極を有する、多層基板であることを特徴とする圧電発振子。

【請求項 7】 前記圧電共振素子と、第 1, 第 2 の外装基板とを積層してなる積層体の外表面に形成された入力電極、出力電極及びアース電極をさらに備え

、第 1、第 2 の外装基板で構成される前記三端子型コンデンサが入力電極、出力電極及びアース電極に接続されている、請求項 6 に記載の圧電発振子。

【請求項 8】 前記第 1、第 2 の外装基板において、同一高さ位置に形成された第 1、第 2 の内部電極と、第 1、第 2 の内部電極と基板材料層を介して配置された第 3 の内部電極とが形成されており、

第 1、第 2 の内部電極がそれぞれ入力電極及び出力電極に接続されており、第 3 の内部電極がアース電極に接続されている、請求項 7 に記載の圧電発振子。

【請求項 9】 前記第 1 の外装基板に、入力電極に接続された第 1 の内部電極と、第 1 の内部電極と基板材料層を介して積層されており、かつアース電極に接続された第 2 の内部電極とが形成されており、

前記第 2 の外装基板に、出力電極に接続された第 3 の内部電極と、第 3 の内部電極と基板材料層を介して配置されており、かつアース電極に接続された第 4 の内部電極とが形成されている、請求項 7 に記載の圧電発振子。

【請求項 10】 上方の外装基板の上面に電極が形成されていない、請求項 6～9 のいずれかに記載の圧電発振子。

【請求項 11】 前記第 1、第 2 の外装基板が液相焼結する第 1 の基板材料層と、第 1 のセラミック材料層の焼成温度では焼成しない第 2 の基板材料層とを有する、請求項 6～10 のいずれかに記載の圧電発振子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、圧電共振素子の上下に外装基板が積層されている構造を有する圧電共振子及び圧電発振子に関し、例えばマイクロコンピュータのクロック信号発生用発振子として用いられる、圧電共振子及び圧電発振子に関する。

【0002】

【従来の技術】

従来、圧電共振素子にコンデンサを複合させてなる圧電共振子や負荷容量内蔵型の圧電発振子が種々提案されている。

【0003】

例えば、特許第 2 6 6 6 2 9 5 号特許掲載公報には、図 9 (a) 及び (b) に示す圧電部品が開示されている。この圧電部品 1 0 1 では、板状の圧電共振素子 1 0 2 の上下に外装基板 1 0 3, 1 0 4 が積層されている。圧電共振素子 1 0 2 は、エネルギー閉じ込め型の圧電共振子であり、圧電板 1 0 5 と、圧電板 1 0 5 を介して表裏対向された励振電極 1 0 6, 1 0 7 とを有する。圧電板 1 0 5 と外装基板 1 0 3, 1 0 4 との積層体の一方端面に励振電極 1 0 6 が引き出されている。該端面に、外部電極 1 0 8 が形成されている。また、励振電極 1 0 7 は、上記端面とは反対側の端面に引き出されており、該端面に形成された外部電極 1 0 9 に電氣的に接続されている。

【0004】

外部電極 1 0 8, 1 0 9 は、上記積層体の端面だけでなく、上面、一对の側面及び下面に至るように形成されている。また、上記積層体の中央において、上面、一对の側面及び下面を巻回するように、外部電極 1 1 0 が形成されている。

【0005】

圧電部品 1 0 1 では、上記外部電極 1 0 8, 1 1 0 間及び外部電極 1 0 9, 1 1 0 間で、それぞれ、コンデンサが構成されている。

また、上記のように上下の外装基板 1 0 3, 1 0 4 を利用することにより、大きな容量のコンデンサを構成し得るとされている。

【0006】

また、特許第 2 8 3 9 0 9 2 号掲載公報、特開平 4 - 1 9 2 7 0 9 号公報、実開平 5 - 1 8 1 2 0 号公報などには、コンデンサを構成し得るパッケージ基板上に圧電共振素子を接合し、圧電共振素子を囲繞するキャップ材を接合してなるキャップ付の圧電部品が開示されている。

【0007】

これらのキャップ付圧電部品では、圧電共振素子が搭載されるパッケージ基板が多層基板からなり、該多層基板においてコンデンサが構成されている。すなわち、パッケージ基板にコンデンサを構成することにより、コンデンサと圧電共振素子とを組み合わせる圧電部品の小型化が図られている。

【0008】

【発明が解決しようとする課題】

特許第 2 6 6 6 2 9 5 号特許掲載公報に記載の圧電部品 1 0 1 では、上記のように圧電共振素子 1 0 2 の上下に積層された外装基板 1 0 3, 1 0 4 を利用して圧電共振素子に接続されるコンデンサが構成されている。従って、低背化が可能な圧電部品が構成される。

【0 0 0 9】

しかしながら、大きな容量のコンデンサを構成する場合には、外装基板の 1 0 3, 1 0 4 として、高誘電率のセラミック基板を用いる必要がある。ところが、高誘電率のセラミック基板では、抗折強度が低く、薄肉化が困難である。従って、外装基板 1 0 3, 1 0 4 の厚みをある程度大きくせざるをえず、高容量化の妨げとなっていた。

【0 0 1 0】

また、圧電共振素子 1 0 2 の上下に高誘電率のセラミック基板からなる外装基板 1 0 3, 1 0 4 を積層した構造を得ようとする場合、その積層体を粘着シートに固定した後、切断が行われる。上記高誘電率のセラミック基板は、加工性が十分でないので、切断に際しチッピングが生じがちであるという問題があった。

【0 0 1 1】

すなわち、圧電部品 1 0 1 のように、圧電共振素子 1 0 2 の上下に外装基板 1 0 3, 1 0 4 を積層してなる構造では、上下の外装基板 1 0 3, 1 0 4 の一方は、加工性に優れた低誘電率の誘電体セラミック基板により構成しなければならなかった。そのため、高容量化に限界があった。

【0 0 1 2】

他方、前述した、キャップ付圧電部品では、金属キャップなどのキャップがパッケージ基板の上面に接合されている。従って、パッケージ基板はキャップより大きな平面形状を有するので、小型化が困難であった。加えて、キャップにおいてコンデンサを構成することができず、パッケージ基板においてのみコンデンサが構成されている。従って、大きな静電容量のコンデンサを構成することが困難であった。また、パッケージ基板においてのみコンデンサを構成する必要があるため、その点においてもパッケージ基板の寸法が大型にならざるを得なかった。

【0 0 1 3】

本発明の目的は、上述した従来技術の欠点を解消し、圧電共振素子の上下に外装基板が積層されている構造を有する圧電共振子であって、小型化及び低背化が可能であり、大きな静電容量のコンデンサを構成することができる、圧電共振子を提供することにある。

【0 0 1 4】

本発明の他の目的は、圧電共振素子に三端子型コンデンサが接続されている負荷容量内蔵型圧電共振子であって、小型化及び低背化が可能であり、大きな静電容量を構成し得る圧電共振子を提供することにある。

【0 0 1 5】

【課題を解決するための手段】

本願の第 1 の発明は、圧電共振素子と、前記圧電共振素子の上下に積層された第 1, 第 2 の外装基板とを備え、第 1, 第 2 の外装基板が少なくとも一層の内部電極を有する多層基板であることを特徴とする。

【0 0 1 6】

第 1 の発明の特定の局面では、前記第 1, 第 2 の外装基板が、基板材料層を介して配置された第 1, 第 2 の内部電極をそれぞれ有し、該外装基板においてコンデンサが構成されている。

【0 0 1 7】

第 1 の発明の他の特定の局面では、第 1, 第 2 の外装基板が、同一高さ位置に形成された一対の第 1, 第 2 の内部電極と、第 1, 第 2 の内部電極と基板材料層を介して配置された第 3 の内部電極とを有し、第 1, 第 3 の内部電極間及び第 2, 第 3 の内部電極間にそれぞれコンデンサが構成されている。

【0 0 1 8】

第 1 の発明のさらに特定の局面では、前記第 1, 第 2 の外装基板の各第 1 の内部電極がそれぞれ第 1, 第 2 の電位に、第 1, 第 2 の外装基板の各第 2 の電極がアース電位に接続されている。

【0 0 1 9】

第 1 の発明のさらに別の特定の局面では、前記第 1, 第 2 の外装基板が、液相

焼結する第 1 の基板材料層と、第 1 のセラミック材料層の焼成温度では焼成しない第 2 の基板材料層とを有する。

【 0 0 2 0 】

本願の第 2 の発明は、板状の圧電共振素子と、前記圧電共振素子の上下に積層されており、圧電共振素子に接続される三端子型のコンデンサを構成する第 1、第 2 の外装基板とを備える負荷容量内蔵型の圧電発振子であって、前記第 1、第 2 の外装基板が、少なくとも一層の内部電極を有する多層基板からなることを特徴とする。

【 0 0 2 1 】

第 2 の発明に係る圧電発振子の特定の局面では、前記圧電共振素子と、第 1、第 2 の外装基板とを積層してなる積層体の外表面に形成された入力電極、出力電極及びアース電極がさらに備えられ、第 1、第 2 の外装基板で構成される前記三端子型コンデンサが入力電極、出力電極及びアース電極に接続されている。

【 0 0 2 2 】

第 2 の発明に係る圧電発振子の他の特定の局面では、前記第 1、第 2 の外装基板において、同一高さ位置に形成された第 1、第 2 の内部電極と、第 1、第 2 の内部電極と基板材料層を介して配置された第 3 の内部電極とが形成されており、第 1、第 2 の内部電極がそれぞれ入力電極及び出力電極に接続されており、第 3 の内部電極がアース電極に接続されている。

【 0 0 2 3 】

第 2 の発明に係る圧電発振子のさらに限定的な局面では、前記第 1 の外装基板に、入力電極に接続された第 1 の内部電極と、第 1 の内部電極と基板材料層を介して積層されており、かつアース電極に接続された第 2 の内部電極とが形成されており、前記第 2 の外装基板に、出力電極に接続された第 3 の内部電極と、第 3 の内部電極と基板材料層を介して配置されており、かつアース電極に接続された第 4 の内部電極とが形成されている。

【 0 0 2 4 】

第 2 の発明に係る圧電発振子においては、好ましくは、上方の外装基板の上面には電極が形成されていない。すなわち、上記入力電極、出力電極及びアース電

極は、圧電発振子の上面には至らないように形成されてる。

【0025】

第2の発明に係る圧電発振子の特定の局面では、前記第1、第2の外装基板が液相焼結する第1の基板材料層と、第1のセラミック材料層の焼成温度では焼成しない第2の基板材料層とを有する。

【0026】

【発明の実施の形態】

以下、図面を参照しつつ、本発明の具体的な実施例を説明することにより、本発明を明らかにする。

【0027】

図1(a)及び(b)は、本発明の一実施例に係る負荷容量内蔵型圧電発振子を示す断面図及び外観斜視図である。

圧電発振子1は、板状の圧電共振素子2と、圧電共振素子2の上下に積層された第1、第2の外装基板3、4とを有する。

【0028】

図2に分解斜視図で示されているように、圧電共振素子2は、矩形板上の圧電板5を用いて構成されている。圧電板5の上面には励振電極6が、下面には励振電極7が形成されている(図1(a))。励振電極6、7は、圧電板5の中央において圧電板5を介して対向されており、エネルギー閉じ込め型の圧電共振部を構成している。上記圧電板5は、チタン酸ジルコン酸鉛系セラミックスのような圧電セラミックスあるいは圧電単結晶を用いて構成されている。本実施例では、チタン酸ジルコン酸鉛系セラミックスにより圧電板5が構成されており、厚み方向に分極処理されている。従って、圧電共振素子2では、厚み縦振動モードを利用したエネルギー閉じ込め型の圧電共振部が構成されている。

【0029】

励振電極6は、圧電共振子2及び外装基板3、4が積層されている積層体の一方端面に引き出されており、励振電極7は他方端面に引き出されている。また、励振電極6は、接続電極6aに連ねられている。接続電極6aは、圧電板5の上面において、圧電板5の両側縁に至るように形成されている。なお、側縁とは、

上記両端面を結ぶ方向に延ばされている圧電板 5 の外縁をいうものとする。特に図示はされていないが、励振電極 7 もまた、接続電極に接続されており、該接続電極が圧電板 5 の下面において両側縁に至るように形成されている。

【0030】

他方、外装基板 3, 4 は、それぞれ、多層基板を用いて構成されている。本実施例では、外装基板 3 内には、同一高さ位置に第 1, 第 2 の内部電極 8, 9 が形成されている。第 1, 第 2 の内部電極 8, 9 と基板材料層を介して、特に本実施例では重なり合うように、上方に第 3 の内部電極 10 が配置されている。なお、第 3 の内部電極 10 は、第 1, 第 2 の内部電極と厚み方向において重なり合っていないなくてもよい。

【0031】

図 3 に分解斜視図で示すように、第 1, 第 2 の内部電極 8, 9 は、上記積層体の側面に至る引き出し部 8 a, 9 a を有する。また、第 3 の内部電極 10 は、積層体の側面に引き出されている引き出し部 10 a を有する。

【0032】

また、図 1 に示すように、外装基板 3 は、圧電共振素子 2 に積層される側の主面に凹部 3 a を有する。凹部 3 a は、圧電共振素子の共振部の振動を妨げないための空間を形成するために設けられている。

【0033】

上記多層基板 3 は、図 3 に示すように、複数の基板材料層 3 b ~ 3 e を上記内部電極 8 ~ 10 を介して積層し、一体焼成することにより得られる。すなわち、従来より周知のセラミック多層基板の製造方法に従って容易に得ることができる。

【0034】

第 2 の外装基板 4 についても第 1 の外装基板 3 と同様に構成されている。すなわち、第 2 の外装基板 4 は、第 1, 第 2 の内部電極 8 A, 9 A 及び第 3 の内部電極 10 A を有し、かつ圧電共振素子 2 側の主面に凹部 4 a が形成されている。

【0035】

なお、本実施例では、内部電極 8, 9, 8 A, 9 A に比べて、アース電位に接

続される内部電極 1 0, 1 0 A が、圧電共振素子 2 側に配置されている。すなわち、圧電共振素子 2 が内部電極 1 0, 1 0 A に挟まれている。

【0 0 3 6】

上記外装基板 3, 4 を圧電共振素子 2 に積層した後、表面に入力電極 1 1、出力電極 1 2 及びアース電極 1 3 が外部電極として形成される。入力電極 1 1、出力 1 2、アース電極 1 3 は、導電性材料を蒸着、メッキもしくはスパッタリングすることによりあるいは導電ペーストの塗布・硬化により形成され得る。

【0 0 3 7】

本実施例では、上記入力電極 1 1、出力電極 1 2 及びアース電極 1 3 が外部との接続端子とされている三端子型の圧電発振子が構成されている。すなわち、第 1 の内部電極 8, 8 A は、上記積層体の側面において、入力電極 1 1 に電極的に接続されている。また、第 2 の内部電極 9, 9 A は、積層体の側面において、出力電極 1 2 に電氣的に接続されている。さらに、第 3 の内部電極 1 0, 1 0 A は、積層体の側面においてアース電極 1 3 に電氣的に接続されている。

【0 0 3 8】

また、圧電共振素子 2 の励振電極 6 が入力電極 1 1 に、励振電極 7 が出力電極 1 2 に電氣的に接続されている。従って、入力電極 1 1 とアース電極 1 3 との間には、第 1 の内部電極 8 と第 3 の内部電極 1 0 とで構成されるコンデンサと、第 1 の内部電極 8 A と第 3 の内部電極 1 0 A とで構成されるコンデンサとが並列に接続されている。また、出力電極 1 2 とアース電極 1 3 との間には、第 2 の内部電極 9 と第 3 の内部電極 1 0 とで構成されるコンデンサ及び第 2 の内部電極 9 A と第 3 の内部電極 1 0 A とで構成されるコンデンサとが並列に接続されている。

【0 0 3 9】

よって、第 1, 第 2 の外装基板 3, 4 が多層基板で構成されており、かつ各外装基板 3, 4 において、上記コンデンサが構成されているので、大きな静電容量を有する負荷容量内蔵型の圧電発振子 1 が構成される。

【0 0 4 0】

しかも、圧電発振子 1 では、板状の圧電共振素子 2 に、平板状の外装基板 3, 4 が上下に積層されている構造を有し、入力電極 1 1、出力電極 1 2 及びアース

電極 1 3 が、それぞれ、上下対称に構成されているので、圧電発振子 1 は方向性を有しない。従って、圧電発振子 1 をプリント回路基板などに容易に表面実装することができる。

【0 0 4 1】

また、板状の圧電共振素子 2 の上下に板状の外装基板 3, 4 を積層した構造を有するものであるため、キャップ付圧電発振子に比べて低背化が容易であり、かつ小型化も進めることができる。

【0 0 4 2】

さらに、外装基板 3, 4 内に少なくとも一層の内部電極を形成してコンデンサが構成されているので、大きな容量のコンデンサを容易に構成することができる。従って、外装基板 3, 4 を構成する材料として、アルミナやチタン酸マグネシウムなどの低誘電率のセラミックスを用いることができる。よって、高誘電率であるが、加工性の低い誘電体材料を用いる必要がないため、加工性においても優れている。すなわち、マザーの積層体から個々の容量内蔵型圧電発振子を切り出す場合のチップング等が生じ難い。

【0 0 4 3】

例えば、 2.5×2.0 mm の平面形状を有するチップ型圧電発振子 1 を構成した場合、外装基板 3, 4 の、比誘電率が 20 程度のチタン酸マグネシウム系セラミックスを用いて構成した場合であっても、内部電極間のセラミック層の厚みを $7 \mu\text{m}$ 程度とした場合、電極間の重なり面積を 0.80 mm^2 とした場合、一層で約 20 pF の静電容量を得ることができる。

【0 0 4 4】

これに対して、従来の図 9 に示した圧電部品においては、比誘電率 $\epsilon = 2000$ 程度の高誘電率のチタン酸バリウム系セラミックスを用いて外装基板を構成した場合であっても、内部電極間で構成される静電容量は、同じ寸法の圧電部品を構成した場合、15 pF 程度が限界であった。すなわち、前述したように、高誘電率のセラミックスを用いた場合、加工上の理由により一方の外装基板にしか高誘電率セラミックスを用いることができなかった。従って、上記のように同じ寸法では、従来の圧電部品では、本実施例の圧電発振子 1 に比べて大きな静電容量

を得ることはできない。

【0045】

なお、本実施例において、上記内部電極 8～10、8A～10Aは、外装基板 3、4を構成するセラミック材料と同時焼成されるが、入力電極 11、出力電極 12及びアース電極 13については、積層体上に導電ペーストを塗布した後セラミックスと同時焼成してもよく、あるいは積層体を得た後に、入力電極 11、出力 12及びアース電極 13を別途形成してもよい。

【0046】

また、本実施例では、上記のように、比誘電率が低いセラミック材料を用いて外装基板 3、4を構成した場合においても、大きな静電容量を得ることができる。従って、抗折強度が高く、チップング等が生じ難いセラミック材料を用いて外装基板 3、4を構成することができる。よって、外装基板 3、4の薄型化が可能であり、それによって、負荷容量内蔵型圧電発振子の薄型化及び高容量化を実現することが可能となる。

【0047】

加えて、上記内部電極 8～10、8A～10Aが埋設されているので、該内部電極の存在によっても、外装基板 3、4の機械的強度が高められ、それによっても薄型化を進めることができる。

【0048】

なお、本実施例の圧電発振子 1において、入出力電極 11、12やアース電極 13と接続されていないダミーの内部電極をさらに埋設してもよく、それによって外装基板 3、4の機械的強度をより一層高めてもよい。

【0049】

加えて、前述した従来例では、外装基板に反りが生じ易く、加工時にワレやカケの原因となっていたが、本実施例においては、上記内部電極 8～10及び 8A～10Aの配置を工夫することにより基板の反りを緩和することもできる。すなわち、内部電極がセラミック層を介して外部電極と対向されるように内部電極を配置すれば、基板の反りを抑制することができる。

【0050】

第 1 の実施例に係る圧電発振子 1 では、外装基板 3, 4 のいずれにおいても、入力電極 1 1 - アース電極 1 3 間に接続されるコンデンサ及び出力電極 1 2 - アース電極 1 3 間に接続されるコンデンサが構成されている。従って、いずれか一方の多層基板において、入出力電極 1 1, 1 2 及びアース電極 1 3 と内部電極との接続不良が生じたとしても、他方の外装基板における電氣的接続構造が確保されている限り、必ず入力電極 1 1 - アース電極 1 3 間及び出力電極 1 2 - アース電極 1 3 間にそれぞれコンデンサが接続される。従って、上記のような一方の外装基板 3 または 4 における故障が生じていたとしても、発振停止などの重大な事故に至る可能性を著しく低減することができる。

【0 0 5 1】

なお、第 1 の実施例においては、外装基板 3, 4 における内部電極構造は同一とされていたが、外装基板 3 と外装基板 4 とで、内部電極積層数、内部電極間のセラミック層の厚み等を適宜異ならせてもよい。

【0 0 5 2】

また、第 1 の実施例では、内部電極間に挟まれて静電容量が取り出されるセラミック層は 1 層であったが、3 以上の内部電極を積層し、2 以上のセラミック層に基づいて静電容量を取り出してもよい。

【0 0 5 3】

図 4 及び図 5 は、第 1 の実施例の圧電発振子の変形例を示す各斜視図である。図 4 に示す変形例に係る圧電発振子 2 1 では、入力電極 1 1、出力電極 1 2 及びアース電極 1 3 が、それぞれ、外装基板 3、圧電共振素子 2 及び外装基板 4 からなる積層体の上面、一对の側面及び下面を巻回するように構成されている。このように、外部電極としての入出力電極 1 1, 1 2 及びアース電極 1 3 は、上記積層体の周囲を巻回するように形成されていてもよい。

【0 0 5 4】

また、図 5 に示す圧電発振子 2 2 のように、入出力電極 1 1, 1 2 及びアース電極 1 3 が、上記積層体の上面には至らないように形成してもよい。なお、図 5 では明瞭ではないが、入力電極 1 1、出力電極 1 2 及びアース電極 1 3 は、上記積層体の一对の側面及び下面に至るように形成されている。このように、積層体

の上面に電極が形成されないように、入力電極 1 1、出力電極 1 2 及びアース電極 1 3 を形成した場合、上面に電極を有しない構造の圧電発振子を提供することができる。

【0 0 5 5】

従って、圧電発振子 1 をプリント回路基板などに実装した場合、圧電発振子 1 の上方に他の電子部品を配置することができると共に、他の電子部品との短絡の発生を防止することができる。

【0 0 5 6】

図 4 及び図 5 に示した変形例から明らかなように、本実施例の圧電発振子 1 では、外装基板 3、4 内で容量が構成されているので、外表面に形成される入出力電極 1 1、1 2 及びアース電極 1 3 の形状については種々変更し得る。

【0 0 5 7】

図 6 (a) 及び (b) は、それぞれ、本発明の第 2 の実施例に係る圧電発振子における第 1、第 2 の外装基板の構造を説明するための分解斜視図である。図 6 (a) 及び (b) には、第 1 の実施例において示した図 3 の上方部分及び下方部分に相当する図である。

【0 0 5 8】

第 2 の実施例では、図 6 (a) に示すように、第 1 の外装基板 2 3 において、第 1 の内部電極 2 4 及び第 2 の内部電極 2 5 がセラミック層 2 6 を介して積層されている。なお、2 7、2 8、2 9 は、それぞれ、セラミック層を示す。また、1 1 ~ 1 3 は、それぞれ、入力電極、出力電極及びアース電極を示す。

【0 0 5 9】

本実施例では、第 1 の内部電極 2 4 が、引き出し部 2 4 a を有し、引き出し部 2 4 a は、上述した積層体の側面に引き出されている。従って、第 1 の内部電極 2 4 は、入力電極 1 1 の外装基板の側面部分（図 6 では示されていないが、第 1 の実施例と同様に構成されている。）に電氣的に接続されている。

【0 0 6 0】

また、第 2 の内部電極 2 5 は、基板材料層としてのセラミック層 2 6 を介して内部電極 2 4 に重なり合うように配置されている。第 2 の内部電極 2 5 は引き出

し部 2 5 a を有する。引き出し部 2 5 a は上述した積層体の側面中央に引き出されており、アース電極 1 3 の外装基板の側面部分（図 6 では示されていないが、第 1 の実施例と同様に構成されている。）に電氣的に接続されている。従って、第 1 の外装基板 2 3 においては、入力電極 1 1 とアース電極 1 3 との間に、第 1、第 2 の内部電極 2 4、2 5 で構成されるコンデンサが接続される。なお、第 1、第 2 の内部電極 2 4、2 5 は必ずしも厚み方向に重なり合うように構成されていなくてもよい。

【0 0 6 1】

他方、図 6（b）に示すように、第 2 の外装基板 3 1 では、第 3 の内部電極 3 2 と、第 4 の内部電極 3 3 とがセラミック層 3 4 を介して積層されている。この第 3 の内部電極 3 2 は、引き出し部 3 2 a を有し、引き出し部 3 2 a は、上記積層体の側面において、一方端面近傍に引き出されており、出力電極 1 2 に電氣的に接続される。また、第 4 の内部電極 3 3 は、引き出し部 3 3 a を有し、引き出し部 3 3 a は、側面中央に引き出されており、アース電極 1 3 に電氣的に接続される。

【0 0 6 2】

従って、第 2 の外装基板 3 1 においては、出力電極 1 2 とアース電極 1 3 との間に接続されるコンデンサが構成されている。なお、第 3、第 4 の内部電極 3 2、3 3 は必ずしも厚み方向に重なり合うように構成されていなくてもよい。

【0 0 6 3】

第 2 の実施例では、第 1 の外装基板 2 3 において、入力電極 1 1 とアース電極 1 3 との間に接続されるコンデンサが構成され、第 2 の外装基板 3 1 において、出力電極 1 2 とアース電極 1 3 とに接続されるコンデンサが構成される。このように、第 1、第 2 の外装基板 2 3、3 1 に、振り分けてコンデンサを構成してもよい。この場合には、各外装基板 2 3、3 1 において、図 6 から明らかなように、ほぼ全面に渡る面積の内部電極 2 4、2 5、3 2、3 3 を形成することができるため、より大きな静電容量を形成することができる。

【0 0 6 4】

なお、第 2 の実施例においても、上記第 1、第 2 の内部電極 2 4、2 5 及び第

3, 第4の内部電極32, 33の積層数をさらに高め、より大きな静電容量を得てもよい。

【0065】

第2の実施例に係る圧電共振子は、上記外装基板23, 31が設けられていることを除いては、第1の実施例の圧電共振子1と同様に構成されている。

従って、第1の実施例の圧電共振子と同様に、低背化及び小型化が可能であり、かつ大きな静電容量を内蔵させてなる負荷容量内蔵型圧電共振子を提供することができる。

【0066】

なお、第2の実施例の圧電共振子は、第1の発明の実施例にも相当する。すなわち、上記第3, 第4の内部電極32, 33は、第1の発明における第1, 第2の内部電極にも該当する。

【0067】

図7は、本発明の第3の実施例に係る圧電共振子を説明するための分解斜視図である。

図7は、第3の実施例の圧電共振子における下方の外装基板の構造を示す分解斜視図である。なお、第3の実施例に係る圧電共振子は、外装基板が異なることを除いては、第1の実施例と同様に構成されている。

【0068】

図7は、下方の外装基板を示す分解斜視図であり、第1の実施例と同様に、第1の内部電極8Aと、第2の内部電極9Aとが同一高さ位置に形成されている。また、内部電極8A, 9Aとセラミック層を介して重なり合うように第3の内部電極10Aが、形成されている。これらの内部電極8A～10A及び入力電極11、出力電極12及びアース電極13は、第1の実施例の場合と同様に構成されている。異なるところは、外装基板41を構成する基板材料層にある。

【0069】

すなわち、外装基板41では、液相焼結するセラミック材料からなる第1の基板材料層42と、第1の基板材料層42が焼結する温度では焼結しない材料からなる第2の基板材料層43とが交互に積層されている。

【0070】

上記液相焼結する第1の基板材料層としては、例えばガラスあるいはガラスセラミックを用いて構成することができる。より具体的には、アノーサイト系結晶化ガラス、フォルステライト系結晶化ガラス、コージェライト系結晶化ガラスもしくはセルシアン系結晶化ガラスなどの結晶化ガラス；または $\text{SiO}_2\text{-MgO-Al}_2\text{O}_3$ 系、 $\text{SiO}_2\text{-Al}_2\text{O}_3$ 系、 $\text{SiO}_2\text{-Al}_2\text{O}_3\text{-CaO}$ 系、 $\text{SiO}_2\text{-Al}_2\text{O}_3\text{-BaO}$ 系もしくは $\text{SiO}_2\text{-CaO}$ 系などの非結晶化ガラスなどにより構成することができる。

【0071】

上記第1の基板材料層の焼結温度では焼結しない第2の基板材料層は、高融点の無機固体粉末を用いて構成することができる。このような無機固体粉末の例としては、 Al_2O_3 、 BaTiO_3 、 ZrO_2 、ムライトあるいはこれらの混合物を挙げることができる。

【0072】

もっとも、上記液相焼結する第1の基板材料層よりも十分に軟化点が高く、液相焼結材料層の焼結温度で焼結しない限り、上記無機固体粉末だけでなく、ガラス状材料も使用することができる。

【0073】

上記のように、第3の実施例では、第1の基板材料層42と第2の基板材料層43とが交互に積層されており、上記第1の基板材料層が、通常800～1000℃程度で焼成される。この場合、第2の基板材料層は焼結しないので、第1の材料層を構成している材料が第2の基板材料層に浸透し、第2の基板材料層を構成する無機固体粉末などが未焼成のまま、一体の多層基板として完成される。従って、第1の基板材料層の焼成時の収縮が、第2の基板材料層によって拘束されることになるため、多層基板の主表面と平行な面における焼成時の収縮がほとんどなくなり、多層基板の寸法精度を飛躍的に高めることができる。

【0074】

なお、本実施例では、上記第2の基板材料層が第1の基板材料層の焼成時の収縮を拘束するために、第1の基板材料層42と第2の基板材料層43とが交互に

積層されているが、必ずしも両者が交互に積層される必要はない。また、本実施例では、内部電極 8 A, 9 A と内部電極 1 0 A との間に第 1 の基板材料層が配置されて、第 1 の基板材料層により静電容量が構成されていたが、第 2 の基板材料層により静電容量を構成してもよい。

【0 0 7 5】

図 7 では、下方の外装基板 4 1 のみを示したが、上方に配置される第 1 の外装基板も同様に構成されている。

従って、第 3 の実施例に係る圧電発振子では、上記のように外装基板が高精度に形成される。しかも、上記のような第 1, 第 2 の基板材料層が積層されている構造とすることにより、外装基板の強度も高められる。例えば、従来のチタン酸バリウム系セラミックスを用いた外装基板及び低誘電率のチタン酸マグネシウム系セラミックスを用いた誘電体基板は、それぞれ、抗折強度が $800 \sim 1000 \text{ kg/cm}^2$ 及び $1000 \sim 1500 \text{ kg/cm}^2$ 程度であるのに対し、上記第 1, 第 2 の基板材料層を交互に積層してなる外装基板 4 1 では、同じ厚みの場合、抗折強度は 2000 kg/cm^2 以上と高くなる。従って、精度及び強度に優れた外装基板を構成することができ、それによって外装基板の厚みを薄くし得るので、より一層圧電発振子の小型化及び低背化を進めることができる。

【0 0 7 6】

また、上記第 1, 第 2 の基板材料層を積層してなる外装基板 4 1 では、焼成温度が $800 \sim 1000^\circ\text{C}$ 程度であるため、従来の誘電体セラミック基板の焼成温度である $1200 \sim 1300^\circ\text{C}$ に比べて低く、従って、焼成コスト、ひいては圧電発振子の製造コストを低減することができる。

【0 0 7 7】

なお、第 3 の実施例では、複数の第 1 の材料層 4 2 及び第 2 の材料層 4 3 が交互に積層されていたが、第 1, 第 2 の材料層は少なくとも一層存在すればよい。例えば、図 8 (a) に示すように、外装基板 4 1 A において、内部電極 8 A, 9 A と内部電極 1 0 A に挟まれる層として単一の第 1 の基板材料層 4 2 を配置し、その上下に第 2 の基板材料層 4 3 が配置されてもよい。

【0 0 7 8】

逆に、図 8 (b) に示すように、内部電極 8 A, 9 A と内部電極 1 0 A との間に第 2 の基板材料層 4 3 を配置し、その上下に第 1 の基板材料層 4 2 が配置されてもよい。

【0 0 7 9】

さらに、図 8 (c) に示すように、内部電極 8 A, 9 A と内部電極 1 0 A との間に第 2 の材料層 4 3 が配置され、内部電極 1 0 A 上に、さらにもう一組の内部電極 8 A, 9 A が配置され、その間に第 2 の材料層 4 3 が配置され、全体の上下に第 1 の材料層 4 2, 4 2 が積層されてもよい。

また、図 8 (d) に示すように、図 8 (a) に示した外装基板において、さらにその最上部及び最下部に、第 1 の基板材料層 4 2, 4 2 を積層してもよい。

【0 0 8 0】

なお、内部電極 8 A, 9 A, 1 0 A は、外装基板を構成する第 1, 第 2 の基板材料層 4 2, 4 3 と同時焼成されるが、第 1 の実施例と同様に外部電極としての入出力電極やアース電極については外装基板 4 1 と同時焼成されてもよく、あるいは焼成された外装基板を圧電共振素子に積層した後に形成されてもよい。

【0 0 8 1】

なお、上記第 1 ～第 3 の実施例では、三端子型コンデンサが圧電共振素子に一体化された負荷容量内蔵型圧電発振子を示したが、本発明は、圧電共振素子にコンデンサが一体化される圧電共振子に一般的に適用することができる。

【0 0 8 2】

【発明の効果】

本願の第 1 の発明によれば、圧電共振素子の上下に第 1, 第 2 の外装基板が積層された構造において、第 1, 第 2 の外装基板が少なくとも一層の内部電極を有する多層基板により構成されている。従って、上下に配置された第 1, 第 2 の外装基板のいずれにおいてもコンデンサを構成することができるので、大きな静電容量のコンデンサを内蔵させた圧電共振子を提供することができる。また、第 1, 第 2 の外装基板のそれぞれにおいてコンデンサを構成し得るので、第 1, 第 2 の外装基板の厚みを薄くすることができ、それによって圧電共振子の薄型化及び小型化を進めることができる。

【 0 0 8 3 】

また、第 1，第 2 の外装基板において、多層基板を用いてコンデンサを構成するものであるため、大きな静電容量を得ることができ、低誘電率の誘電体基板を用いることができる。従って、抗折強度などの機械的強度に優れた外装基板を構成することができる。

【 0 0 8 4 】

第 1，第 2 の外装基板が、基板材料層を介して配置された第 1，第 2 の内部電極をそれぞれ有し、該外装基板においてコンデンサが構成されている場合には、第 1，第 2 の内部電極の数を調整することにより、大きな静電容量のコンデンサを構成することができる。

【 0 0 8 5 】

第 1，第 2 の外部電極が同一高さ位置に形成された一对の第 1，第 2 の外部電極と、第 1，第 2 の内部電極と基板材料層を介して配置された第 3 の内部電極とを有し、第 1，第 3 の内部電極間及び第 2，第 3 の内部電極間にそれぞれコンデンサが構成されている場合には、第 1 の外装基板及び第 2 の外装基板のいずれにおいてもコンデンサが構成される。従って、一方の外装基板において電氣的接続不良が生じたとしても、確実に 2 個のコンデンサを動作させることができる。

【 0 0 8 6 】

第 1，第 2 の外装基板の各第 1 の内部電極が第 1，第 2 の電位にそれぞれ接続されており、第 1，第 2 の外装基板の第 2 の内部電極がアース電位に接続されている場合には、第 1 の外装基板で第 1 の電位とアース電位との間に接続されたコンデンサが、第 2 の外装基板において第 2 の電位とアース電極との間に接続されたコンデンサをそれぞれ構成することができる。従って、第 1，第 2 の外装基板において、それぞれ、第 1 の内部電極及び第 2 の内部電極を大きな面積に構成することができるので、静電容量の大きなコンデンサを各外装基板に構成することができる。

【 0 0 8 7 】

第 1，第 2 の外部電極が液相焼結する第 1 の基板材料層と第 1 の材料層の焼成温度では焼成しない第 2 の基板材料層とを有する場合には、第 1 の基板材料層が

焼成する際に第 1 の基板材料層を構成している材料が第 2 の基板材料層に浸透し、第 1 の基板材料層の焼成に際しての収縮が第 2 の基板材料層により拘束される。従って、機械的強度に優れた外装基板を構成することができる。また、機械的強度が高められる分だけ、第 1、第 2 の外装基板の厚みを薄くすることができ、それによって圧電共振子の小型化及び低背化を進めることができる。

【0088】

第 2 の発明に係る圧電共振子では、圧電共振素子の上下に第 1、第 2 の外装基板が積層された構造において、第 1、第 2 の外装基板が少なくとも一層の内部電極を有する多層基板により構成されている。従って、上下に配置された第 1、第 2 の外装基板のいずれにおいてもコンデンサを構成することができるので、大きな静電容量のコンデンサを内蔵させた圧電共振子を提供することができる。また、第 1、第 2 の外装基板のそれぞれにおいてコンデンサを構成し得るので、第 1、第 2 の外装基板の厚みを薄くすることができ、それによって圧電共振子の薄型化及び小型化を進めることができる。

【0089】

第 2 の発明において、上記積層体の外表面に入力電極及び出力電極及びアース電極が形成されており、上記三端子型コンデンサが入力電極、出力電極及びアース電極に接続されている場合には、本発明に従って小型で、大きな静電容量を有するコンデンサが接続された負荷容量内蔵型の圧電共振子を提供することができる。

【0090】

第 1、第 2 の外装基板において、同一高さ位置に形成された第 1、第 2 の内部電極と、第 1、第 2 の内部電極と基板材料層を介して配置された第 3 の内部電極とが形成されており、第 1、第 2 の内部電極が入力電極及び出力電極に、第 3 の内部電極がアース電極に接続されている場合には、第 1 の外装基板及び第 2 の外装基板のいずれにおいても、入力電極－アース電極間及び出力電極－アース電極間に接続されたコンデンサがそれぞれ構成される。従って、一方の外装基板において電氣的接続不良が生じたとしても、他方の外装基板において入力電極－アース電極間及び出力電極－アース電極間にそれぞれ確実にコンデンサが構成されて

いるので、発振停止などの事故を確実に防止することができる。

【 0 0 9 1 】

第 1 の外装基板に、入力電極に接続された第 1 の内部電極と、第 1 の内部電極と基板材料層を介して配置されており、かつアース電位に接続された第 2 の内部電極が形成されており、第 2 の外装基板に出力電極に接続された第 3 の内部電極と、アース電位に接続された第 4 の内部電極とが形成されている場合には、第 1 の外装基板及び第 2 の外装基板において、それぞれ、第 1，第 2 の内部電極及び第 3，第 4 の内部電極を大きな面積に形成することができるので、大きな静電容量のコンデンサを構成することができる。

【 0 0 9 2 】

第 2 の発明において、上方の外装基板の上面に電極が形成されていない場合には、上面に電極を有しない圧電発振子を提供することができる。従って、圧電発振子の上方に他の電子部品を配置することが容易となり、かつ他の電子部品との短絡を確実に防止することができる。

【 0 0 9 3 】

第 2 の発明において、上記積層体の外表面に入力電極及び出力電極及びアース電極が形成されており、上記三端子型コンデンサが入力電極、出力電極及びアース電極に接続されている場合には、本発明に従って小型で、大きな静電容量を有するコンデンサが内蔵された圧電発振子を提供することができる。

【図面の簡単な説明】

【図 1】

(a) 及び (b) は、本発明の第 1 の実施例に係る圧電発振子の断面図及び及び外観を示す斜視図。

【図 2】

図 1 に示した第 1 の実施例に係る圧電発振子の分解斜視図。

【図 3】

図 1 に示した第 1 の実施例の圧電発振子における外装基板の構造を説明するための分解斜視図。

【図 4】

第 1 の実施例の変形例の圧電発振子を示す外観斜視図。

【図 5】

第 1 の実施例に係る圧電発振子の他の変形例を示す外観斜視図。

【図 6】

(a) 及び (b) は、本発明の第 2 の実施例に係る圧電発振子において用いられる第 1, 第 2 の外装基板の各分解斜視図。

【図 7】

本発明の第 3 の実施例に係る圧電発振子の層の外装基板の構成を説明するための分解斜視図。

【図 8】

(a) ～ (d) は、第 3 の実施例に係る圧電発振子の変形例を説明するための図であり、外装基板における第 1, 第 2 の材料層の配置対応の変形例を示す各断面図。

【図 9】

(a) 及び (b) は、それぞれ、従来の圧電部品の一例を示す断面図及び斜視図。

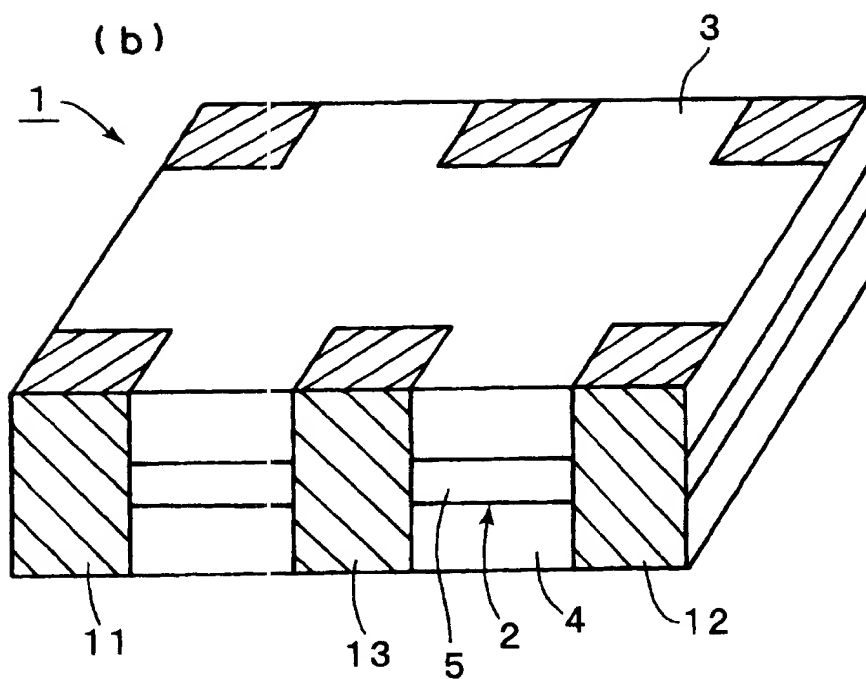
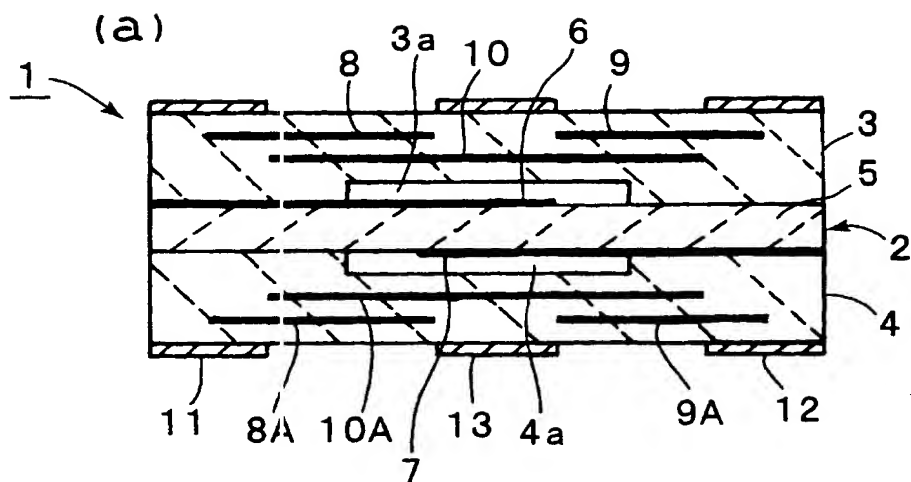
【符号の説明】

- 1 … 圧電発振子
- 2 … 圧電共振素子
- 3, 4 … 第 1, 第 2 の外装基板
- 5 … 圧電板
- 6, 7 … 第 1, 第 2 の励振電極
- 8, 9 … 第 1, 第 2 の内部電極
- 10 … 第 3 の内部電極
- 8A, 9A … 第 1, 第 2 の内部電極
- 10A … 第 3 の内部電極
- 11 … 入力電極
- 12 … 出力電極
- 13 … アース電極

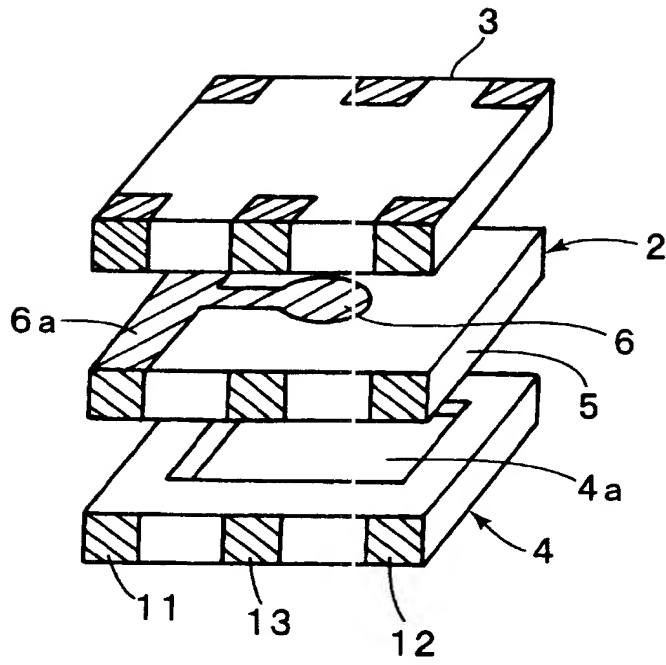
- 2 1 …圧電発振子
- 2 3 …第 1 の外装基板
- 2 4 …第 1 の内部電極
- 2 5 …第 2 の内部電極
- 2 6 …基板材料層
- 3 1 …第 2 の外装基板
- 3 2 …第 3 の内部電極
- 3 3 …第 4 の内部電極
- 3 4 …基板材料層
- 4 1 …圧電部品
- 4 2 …第 1 の材料層
- 4 3 …第 2 の材料層

【書類名】 図面

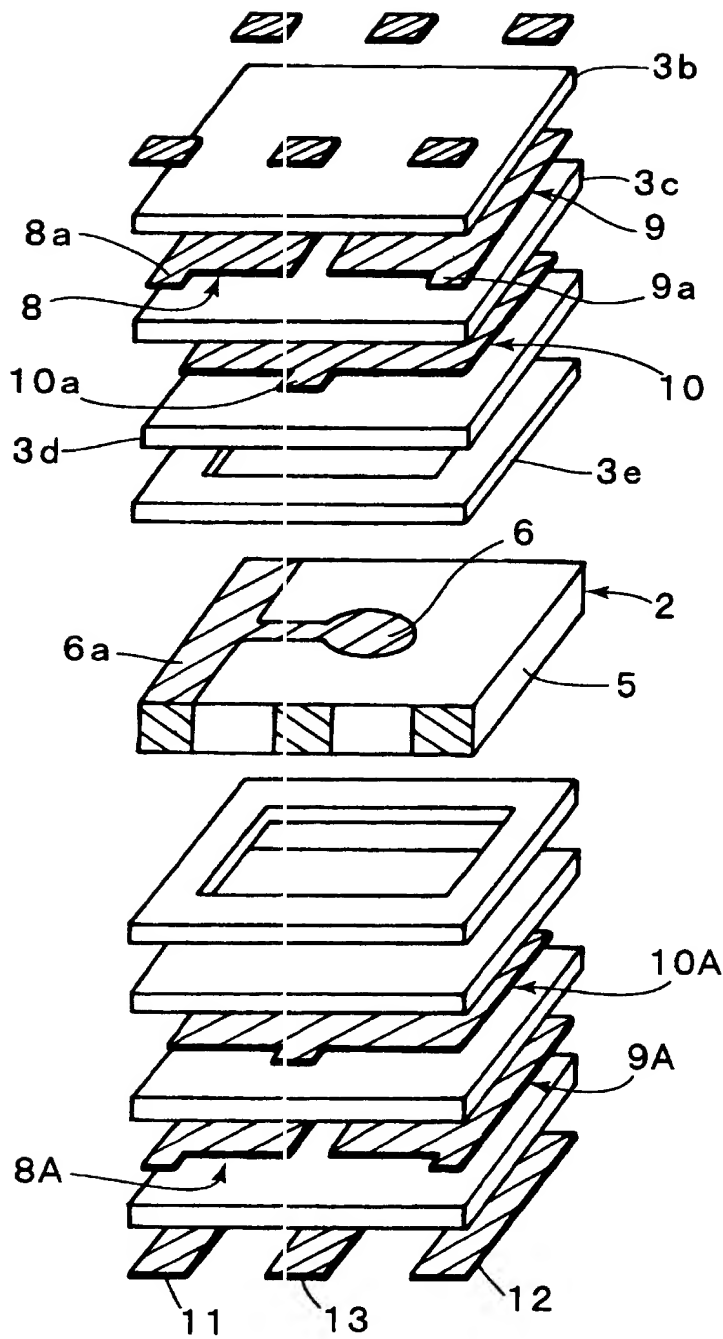
【図 1】



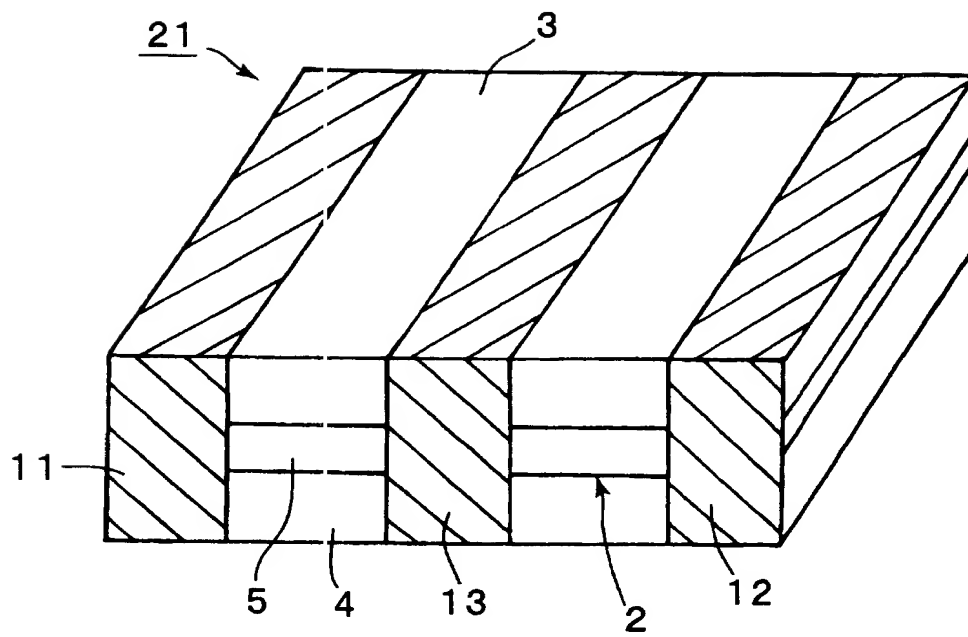
【図 2】



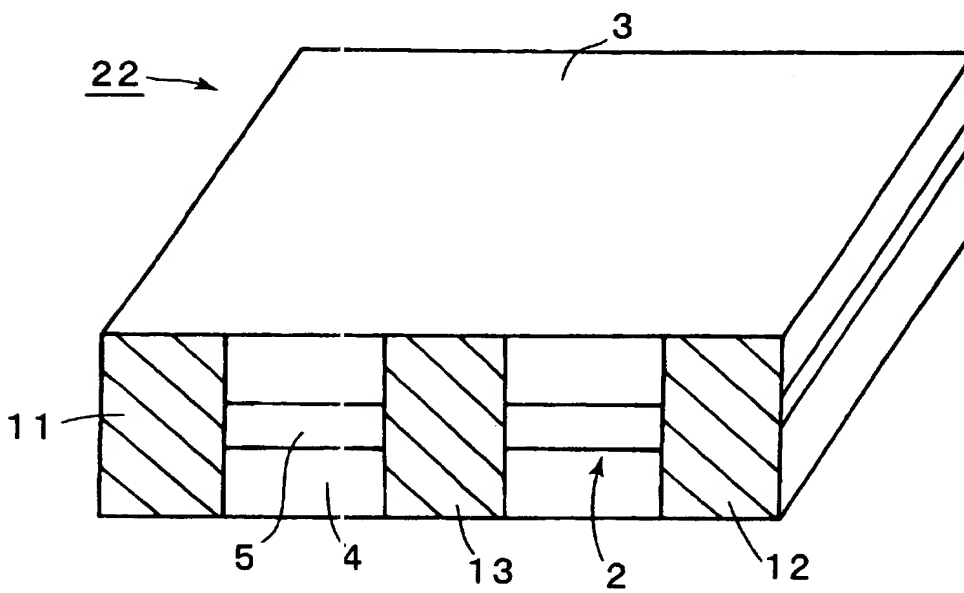
【図 3】



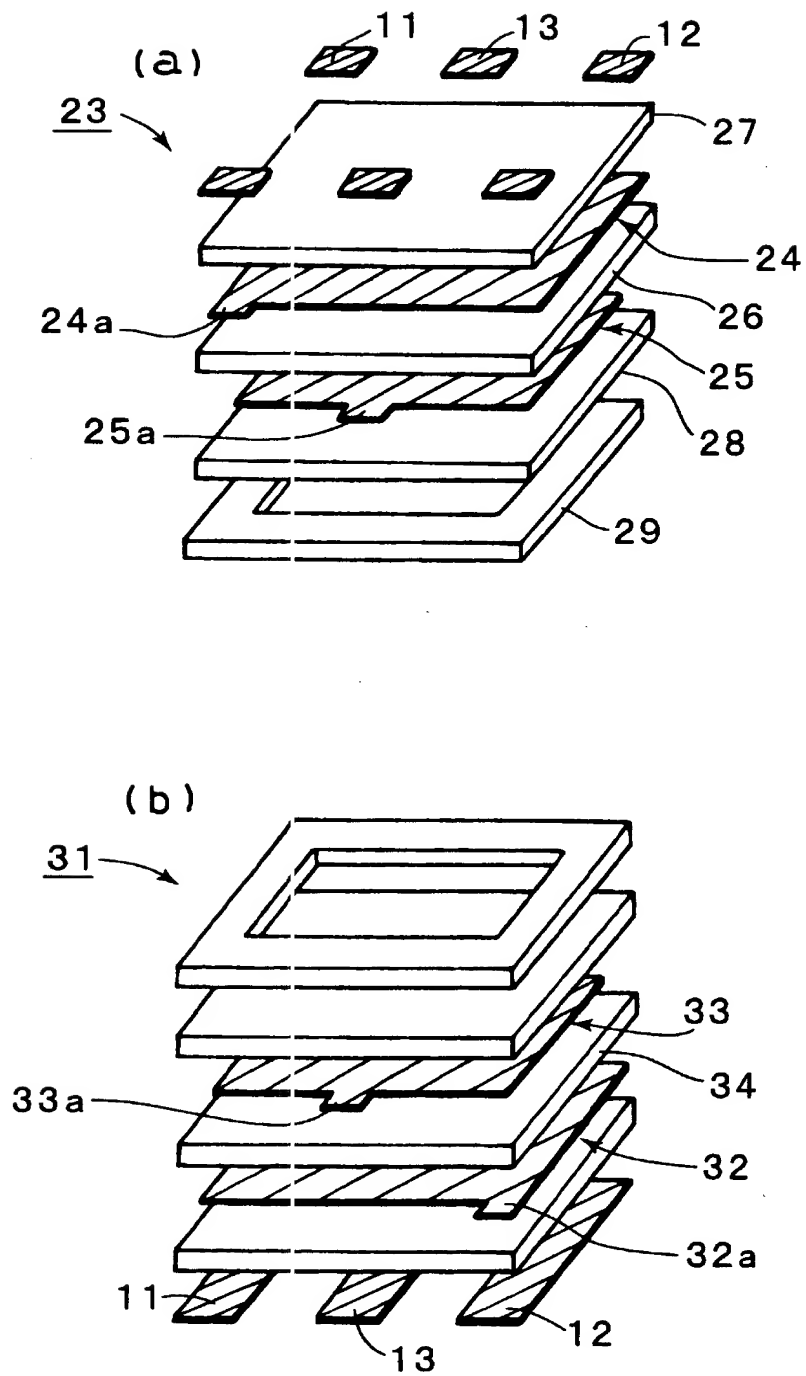
【図 4】



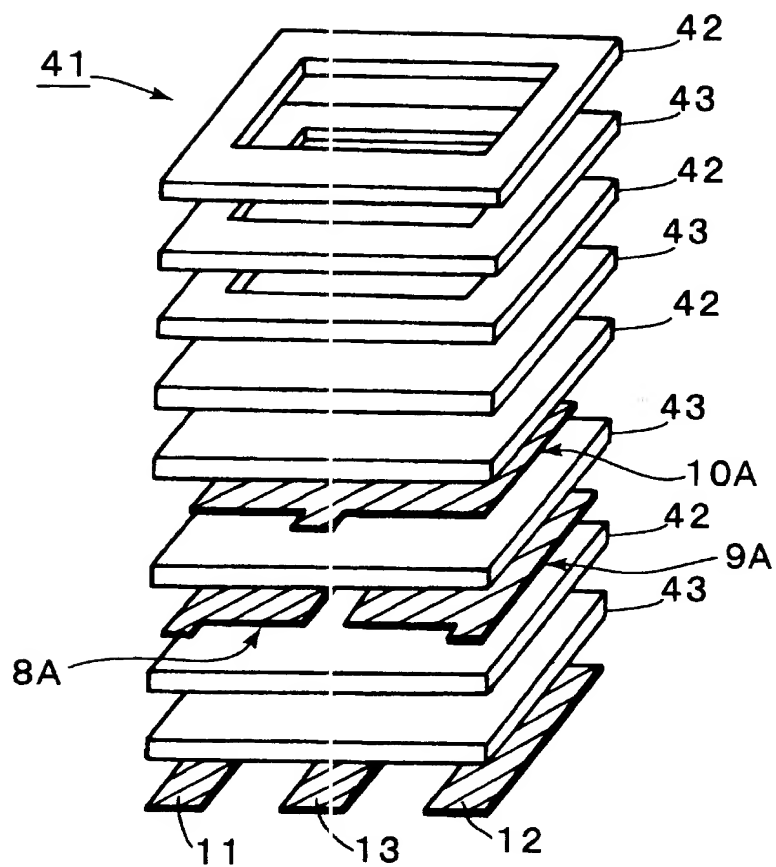
【図 5】



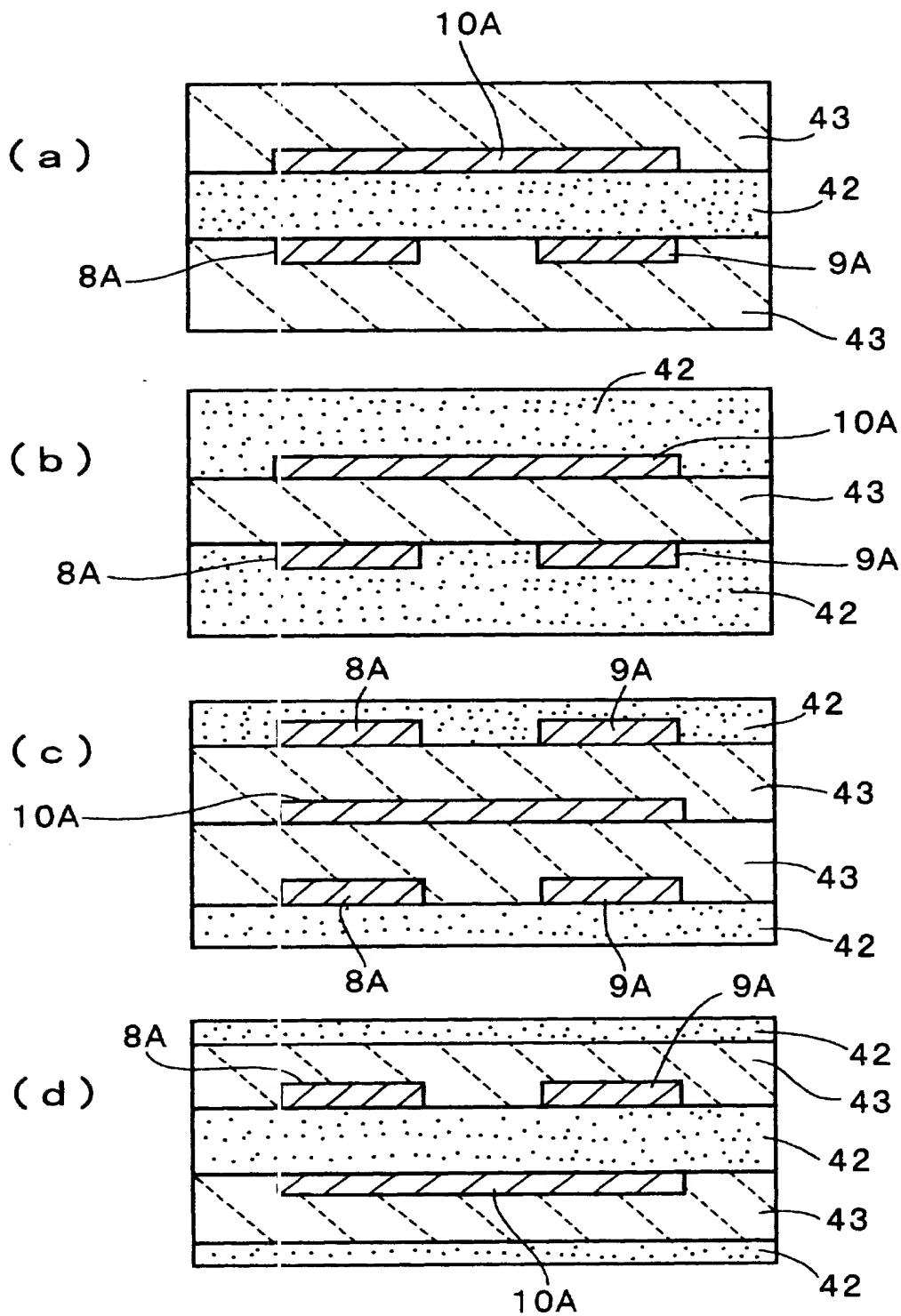
【図 6】



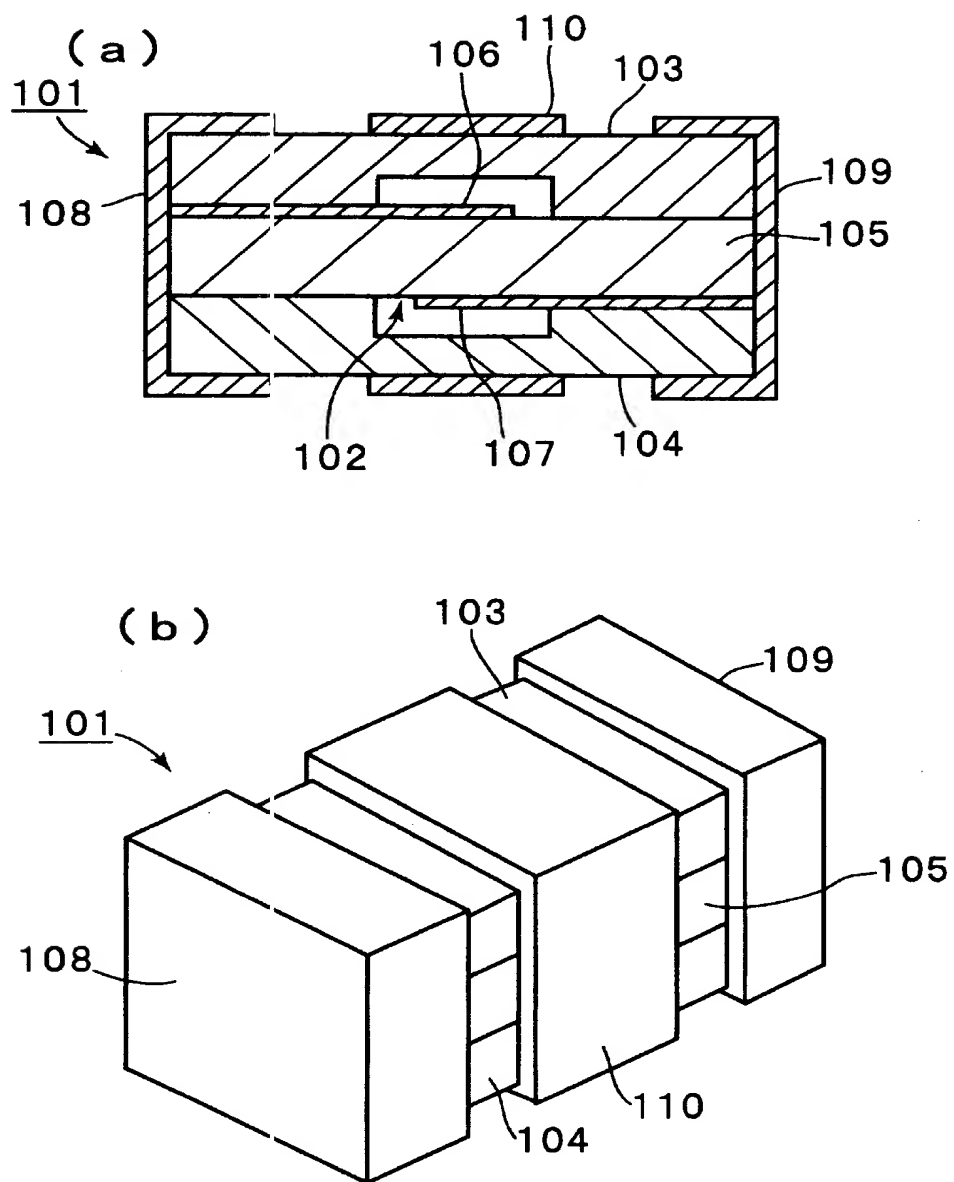
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 小型化及び低背化が可能であり、大きな静電容量を有するコンデンサを内蔵し得る圧電共振子を提供する。

【解決手段】 板上の圧電共振素子 2 の上下に第 1, 第 2 の外装基板 3, 4 が積層されており、第 1, 第 2 の外装基板 4, 5 が内部に内部電極 8 ~ 10, 8 A ~ 10 A を有する多層基板により構成されており、内部電極 8 ~ 10 及び 8 A ~ 10 A によりコンデンサが構成されている圧電共振子 1。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 6 2 3 1]

1. 変更年月日 1 9 9 0 年 8 月 2 8 日

[変更理由] 新規登録

住 所 京都府長岡京市天神二丁目 2 6 番 1 0 号
氏 名 株式会社村田製作所